

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-210359

(43)Date of publication of application : 20.08.1993

(51)Int.Cl.

G09G 3/38
G02F 1/133
G09G 3/20
H04N 5/66

(21)Application number : 04-016691

(71)Applicant : SHARP CORP

(22)Date of filing : 31.01.1992

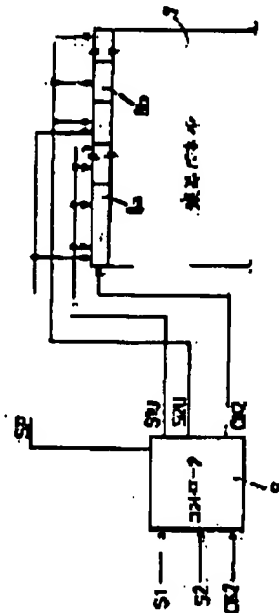
(72)Inventor : TANAKA MASARU
OKADA HISAO

(54) DRIVING CIRCUIT OF DISPLAY DEVICE

(57)Abstract:

PURPOSE: To perform a sampling process at a high speed without increasing a sampling speed.

CONSTITUTION: Respective horizontal period components of input video signal data S1 and S2 are divided into plural divisions and a signal SP for starting the sampling of the video data S1 and S2 is distributed by as many as the divisions and the screen of a liquid crystal panel 7 is divisionally displayed. It is assumed that the video signal data are divided into, for example, two. Then image signal data is divided into the former half video signal data S1 and latter half video signal data S2. The front half part S1 and latter half part S2 of the divided video signal data are processed by a former half source driver 8a and a latter half source driver 8b simultaneously in parallel. When the video signal data is divided into 23, the sampling process is performed at a higher speed.



LEGAL STATUS

[Date of request for examination] 26.01.1996

[Date of sending the examiner's decision of rejection] 21.06.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

(10)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-210359

(43)公開日 平成5年(1993)8月20日

(51)Int.Cl.	識別記号	序内整理番号	F I	技術表示箇所
G 0 9 C 3/38		7819-5G		
G 0 2 F 1/133	5 0 5	7820-2K		
G 0 9 C 3/20		Z 8821-5G		
H 0 4 N 5/68	1 0 2 B	9068-5C		

審査請求 未請求 請求項の数1(全 8 頁)

(21)出願番号 特願平4-16931
 (22)出願日 平成4年(1992)1月31日

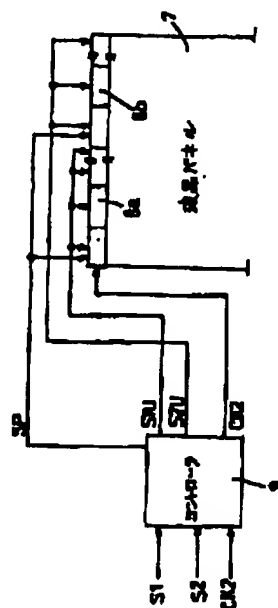
(71)出願人 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町22番22号
 (72)発明者 田中 勝
 大阪府大阪市阿倍野区長池町22番22号 シ
 ャープ株式会社内
 (72)発明者 岡田 久夫
 大阪府大阪市阿倍野区長池町22番22号 シ
 ャープ株式会社内
 (74)代理人 弁護士 山本 秀康

(54)【発明の名称】 表示装置の駆動回路

(57)【要約】 (修正有)

【目的】 表示装置の駆動回路において、サンプリング速度を上げることなく、高速でサンプリング処理を行うことができるようにする。

【構成】 入力された映像信号データの各水平周期分を複数に分割すると共に、その分割数と同じ数に該映像信号データのサンプリングを開始するための信号SPを分割し、液晶パネル7の画面を分割表示する。例えば映像信号データを分割する数を2にした場合を仮定する。そうすると、映像信号データは、前半の映像信号データS1と後半の映像信号データS2とに分割される。この分割された映像信号データの前半部S1と後半部S2は、それぞれ前半用のソースドライバ8aと後半用のソースドライバ8bで同時に、かつ並行に処理される。なお、映像信号データを分割する数を3以上にすると、より速い速度でサンプリング処理が可能となる。



(2)

特開平5-210358

1

【特許請求の範囲】

【請求項1】映像信号データがデジタル信号で与えられると共に該映像信号データをサンプリングして表示装置の画面に表示する表示装置の駆動回路であって、入力された映像信号データの各水平周期分を複数に分割すると共に、その分割数と同じ数に該映像信号データのサンプリングを開始するための信号を分配し、表示装置の画面を分割表示する表示装置の駆動回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、映像信号データがデジタル信号で与えられると共に該映像信号データをサンプリングして表示装置の画面に表示する表示装置の駆動回路に関し、特にサンプリング処理に高速性を要する、例えば大型高精細の液晶表示装置等に利用される表示装置の駆動回路に関する。

【0002】

【従来の技術】上記駆動回路として、従来、図4に示す回路部分を多数備えたものが知られている。図示されている回路部分は、スイッチング素子として薄膜トランジスタ(TFT)を使用した液晶表示装置を駆動する駆動回路の1出力(n番目)に対応している。なお、この図示例では説明を簡単にするために映像信号データは2ビットとしている。この駆動回路(デジタルソースドライバ)は、次のように動作する。

【0003】入力された映像信号データ(D0、D1)は、第n番目の検索に対応するサンプリングパルスT_{amp}の立ち上がりで、第1段目のDフリップフロップ(以下サンプリングFFという)10に取り込まれ保持される。1水平期間のサンプリングが終了した時点で、出力パルスOEが第2段目のDフリップフロップ(以下ホールドFFという)11に与えられ、サンプリングFF10に保持されていた映像信号データ(D0、D1)はホールドFF11に取り込まれると共にデコーダ12に出力される。

【0004】デコーダ12は、この2ビットの映像信号データ(D0、D1)をデコードし、その値(0~3)に応じて4つのアナログスイッチ13a、13b、13c、13dのいずれか1つを導通とする。各アナログスイッチ13a、13b、13c、13dには、それぞれ外部電圧V0、V1、V2、V3が与えられており、導通したアナログスイッチを介して4種の外部電圧V0~V3のいずれかをソースラインOnに出力する。1台のTFT液晶表示装置に設けられる駆動回路は、これと同様な回路部分を表示装置の水平のドット数と同数だけ有している。

【0005】

【発明が解決しようとする課題】以上説明したデジタルソースドライバは、最大で25MHzの速度でサンプリング処理が可能であり、従来のアナログソースドラ

2

イバと比較すると、より高速なサンプリングが可能である。しかし、液晶表示装置の大型化や高精細化が推進されている近年にあっては、その大型化や高精細化に伴って検索が増加するために、更に高速のサンプリング速度が要求されるが、従来のデジタルソースドライバではその要求に対応することが非常に困難なこととなりつつある。具体的には、ワークステーション等に対応した液晶表示装置に用いられるデジタルソースドライバとしては、従来に比較して2倍程度、例えば50MHz程度の高速サンプリングが要求されるが、デジタルソースドライバを構成するLSI自体をこのように高速化させることが非常に困難であるからである。

【0006】本発明は、かかる課題を解決すべくなされたものであり、サンプリング速度を上げることなく、高速でサンプリング処理を行うことができる表示装置の駆動回路を提供することを目的とする。

【0007】

【課題を解決するための手段】本発明の表示装置の駆動回路は、映像信号データがデジタル信号で与えられると共に該映像信号データをサンプリングして表示装置の画面に表示する表示装置の駆動回路であって、入力された映像信号データの各水平周期分を複数に分割すると共に、その分割数と同じ数に該映像信号データのサンプリングを開始するための信号を分配し、表示装置の画面を分割表示するようになっており、そのことにより上記目的を達成することができる。

【0008】

【作用】本発明にあっては、入力された映像信号データの各水平周期分を複数に分割すると共に、その分割数と同じ数に該映像信号データのサンプリングを開始するための信号を分配し、表示装置の画面を分割表示する構成となっている。ここで、例えば映像信号データを分割する数を2にした場合を仮定する。そうすると、映像信号データは、前半の映像信号データと後半の映像信号データとに分割される。この分割された映像信号データを各々デジタルソースドライバの前半部と後半部とに分けて入力させ、かつ、その前半部と後半部との先頭に、サンプリングを開始する信号を与えるようにすると、入力された映像信号データの前半部と後半部は、それぞれデジタルソースドライバの前半部と後半部で同時に、かつ並行に処理される。

【0009】したがって、元の画像信号データは半分のクロックで処理してもよいことになる。このため、従来のサンプリング速度をもつデジタルソースドライバを使用しても、サンプリング処理を実質的に2倍にすることが可能である。なお、映像信号データを分割する数を3以上にすると、より速い速度でサンプリング処理が実質的に可能となる。

【0010】

【実施例】以下、本発明の実施例を図面に基づき具体的

50

3

に説明する。

【0011】図1は本発明にかかる表示装置の駆動回路の出力側を示し、図2はその駆動回路の入力側に備わったインターフェース部を示す。インターフェース部には、図2に示すように水平同期信号と映像信号データとサンプリングクロック信号(ck1)とが入力される。そのうちの映像信号データは、切換スイッチ1を介して1水平同期に1組のラインメモリ2aと2bに、又は他の1組のラインメモリ2cと2dに保持される。切換スイッチ1には、水平同期信号が入力される。各ラインメモリ2a、2b、2c、2dには、それぞれ前記サンプリングクロック信号(ck1)が、例えば50MHzで入力される。このサンプリングクロック信号(ck1)は分周器3にも与えられる。この分周器3は、本実施例では1/2分周器を使用している。

【0012】上記分周器3は、25MHzのサンプリングクロック信号(ck2)を、前記各ラインメモリ2a、2b、2c、2dと液晶表示装置ユニット8とに出力する。このサンプリングクロック信号(ck2)に基づいて、各ラインメモリ2a、2b、2c、2dに保持された映像信号データは読み出される。ラインメモリ2aと2cから読み出された映像信号データは、切換スイッチ4aを介して出力バッファ5aに出力され、ラインメモリ2bと2dから読み出された映像信号データは、切換スイッチ4bを介して出力バッファ5bに出力される。

【0013】出力バッファ5aは出力信号である映像信号データS1を液晶表示装置ユニット8に出力し、出力バッファ5bは出力信号である映像信号データS2を液晶表示装置ユニット8に出力する。液晶表示装置ユニット8及び切換スイッチ4a、4bには、前記水平同期信号が与えられる。

【0014】液晶表示装置ユニット8は、図1に示すように、上記映像信号データS1、S2およびサンプリングクロック信号(ck2)が入力され、後述する映像信号データS1U、S2Uを出力するコントローラ9と、コントローラ9からの映像信号データS1Uを入力する上の前半用のソースドライバ8a(下の前半用のソースドライバも同様。図には上側のソースドライバ8aが現れている。)と、コントローラ9からの映像信号データS2Uを入力する上の後半用のソースドライバ(下の後半用のソースドライバも同様。図には上側のソースドライバ8bが現れている。)と、これらソースドライバ8a、8b等により駆動される液晶パネル7とを備える。

【0015】前半用のソースドライバ8a等及び後半用のソースドライバ8b等の各々の先のドライバには、コントローラ9からサンプリング開始信号SPが分配されて入力される。また、これら各ソースドライバ8a、8b等には、サンプリングクロック(ck2)

(3)

特開平5-210359

4

が入力される。このサンプリングクロック(ck2)は25MHzであるので、各ソースドライバ8a、8b等は従来の、つまり図4に示した回路を備えたデジタルソースドライバで構成してある。

【0016】次に、このように構成された表示装置の駆動回路の動作内容を、図3に基づいて説明する。なお、デジタル信号である映像信号データのサンプリング速度は50MHz、水平表示範囲は1280画素とし、また液晶パネル7の水平画素は1280画素、縦のソースドライバ8a、8b等のデータサンプリング速度は25MHzとした。

【0017】インターフェース部に入力される映像信号データは、図3(a)に示す水平同期信号が与えられている1水平同期において1280画素分の信号を有する(図3(a)参照)。この映像信号データのうち1〜840画素分をラインメモリ2aに、続いて841〜1280画素分をラインメモリ2bに、図3(b)に示す50MHzのサンプリングクロック信号(ck1)で保持する。次の水平同期では、ラインメモリ2cに映像信号データの1〜840画素分を、ラインメモリ2dに映像信号データの841〜1280画素分を保持すると同時に、前の水平同期に保持していたデータをラインメモリ2a又は2bから並列に、かつ、同時に25MHzのサンプリングクロック信号(ck2)で読み出す。

【0018】ラインメモリ2aから読み出されたデータは切換スイッチ4aを介して出力バッファ5aに与えられ、出力バッファ5aは1〜840画素分の映像信号データS1を液晶表示装置ユニット8に出力する。一方、ラインメモリ2bから読み出されたデータは切換スイッチ4bを介して出力バッファ5bに与えられ、出力バッファ5bは841〜1280画素分の映像信号データS2を液晶表示装置ユニット8に出力する。従って、上記インターフェース部から出力される映像信号データは、1〜840画素分の映像信号データS1と、841〜1280画素分の映像信号データS2との2つに分割されて、液晶表示装置ユニット8に与えられる。

【0019】次に、2つの映像信号データS1とS2は、液晶表示装置ユニット8のコントローラ9に入力される。コントローラ9は、映像信号データS1及びS2それぞれを上ソース用の映像信号データと下ソース用の映像信号データとに分けて出力し、またドライバのサンプリング開始を決めるサンプリング開始信号SPを作り、出力している。ここで、映像信号のうち1画素おきの1〜840画素のデータと1画素おきの841〜1280画素のデータとの各々を、上ソース用の映像信号データS1U、S2Uとする。下ソース用の映像信号データも同様に処理される。

【0020】上記映像信号データS1Uは、それに対応する前半用のソースドライバ8aに入力され、映像信号データS2Uもそれに対応する後半用のソースドライ

10

20

30

40

50

(4)

特開平5-210359

5 パー8bに入力される。更に、図3(e)に示すサンプリング開始信号SPは、前半用のソースドライバー8a及び後半用のソースドライバー8bの各々の先頭のドライバーに分配して入力される。このため、図3(d)に示される前半分(1~840画素分)の映像信号データS1と、図3(e)に示される後半分(841~1280画素分)の映像信号データS2とは、元のサンプリングクロック信号(ok1)(図3(b)参照)の半分のサンプリングクロック信号(ok2)(図3(f)参照)で同時に液晶表示装置ユニット8に入力され、液晶パネル7の左半分の画面と右半分の画面とが同時に表示されることになる。

【0021】従って、本発明にかかる表示装置の駆動回路は、映像信号データの各水平周期をインターフェース部で前半と後半とに分割し、前半の映像信号データを液晶表示装置ユニット8内の前半用のソースドライバー8aに、後半の映像信号データを液晶表示装置ユニット8内の後半用のソースドライバー8bに並行して同時に入力し、液晶パネル7の画面を分割表示する。このとき、ソースドライバー8a、8bに与えられるサンプリングクロック信号(ok2)は、分周器3により元のサンプリングクロック信号(ok1)に対して1/2に分周されていて、従来程度の速度に落ちている。このため、サンプリングクロック信号(ok2)としては25MHzの半減したものの使用が可能となる。

【0022】なお、上記実施例では、表示装置の駆動回路がインターフェース部を備え、そのインターフェース部の出力バッファ5a、5bから1水平期間のデータ信号を分割する構成としているが、その信号と同等の信号をコンピュータ等を用いて得るようにしてもよい。コンピュータを用いる場合には、本発明の表示装置の駆動回路は、図2に示すインターフェース部は省くことができる。

6 *【0023】また、上記実施例では映像信号データの各水平周期分を2つに分割する場合を説明したが、本発明はこれに限らず、映像信号の分割数とそれに合ったクロックの分周により、ドライバーのサンプリング速度の仕様を満たせる映像データを作り、種々の高速な映像信号を表示することも可能であり、映像信号データの各水平周期分を3つ以上に分割しても実施できる。

【0024】

【発明の効果】以上のように本発明によれば、映像信号データの各水平周期分を複数に分割して表示装置の画面を分割表示できるので、従来の低いサンプリング速度でしか動作しないデジタルソースドライバーを使用しても、現行では表示できない高速なデジタル映像信号での表示が可能となる。

【図面の簡単な説明】

【図1】本発明にかかる表示装置の駆動回路を適用した液晶表示装置ユニット部分を示すブロック図。

【図2】図1の駆動回路のインターフェース部を示すブロック図。

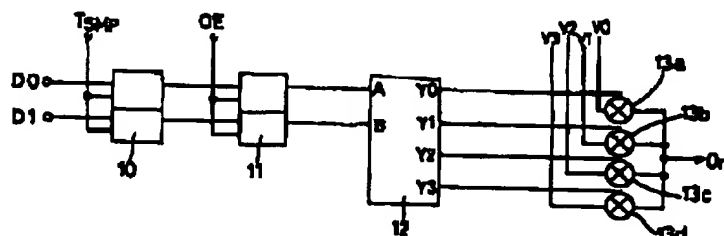
20 【図3】図1の駆動回路におけるタイミング波形図。

【図4】従来のデジタルソースドライバーを示すブロック図。

【符号の説明】

- 1、4、13 切換スイッチ
- 2 ラインメモリ
- 3 分周器
- 5 出力バッファ
- 6 液晶表示装置ユニット
- 7 液晶パネル
- 8a 前半用のソースドライバー
- 8b 後半用のソースドライバー
- 9 コントローラ

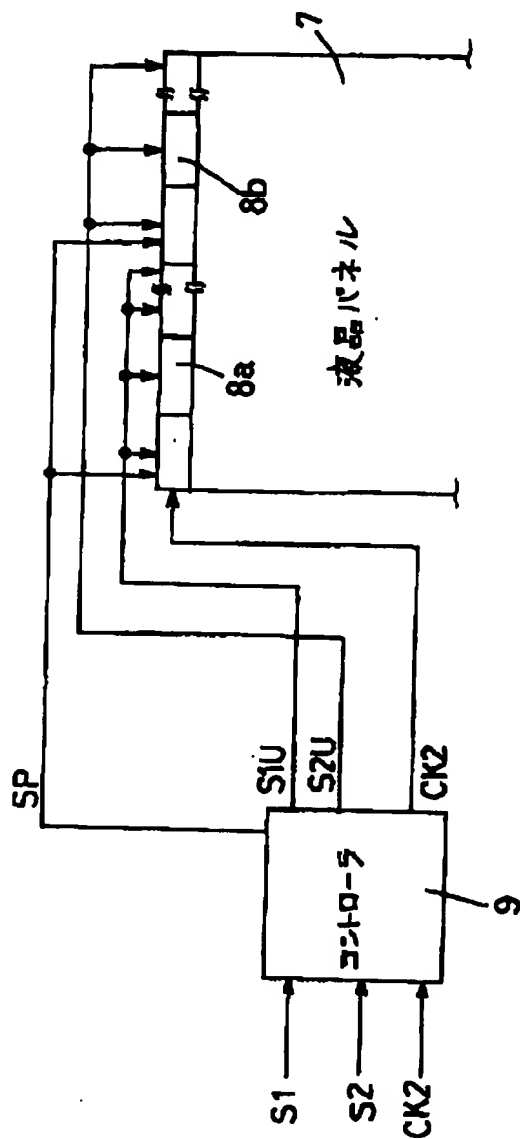
【図4】



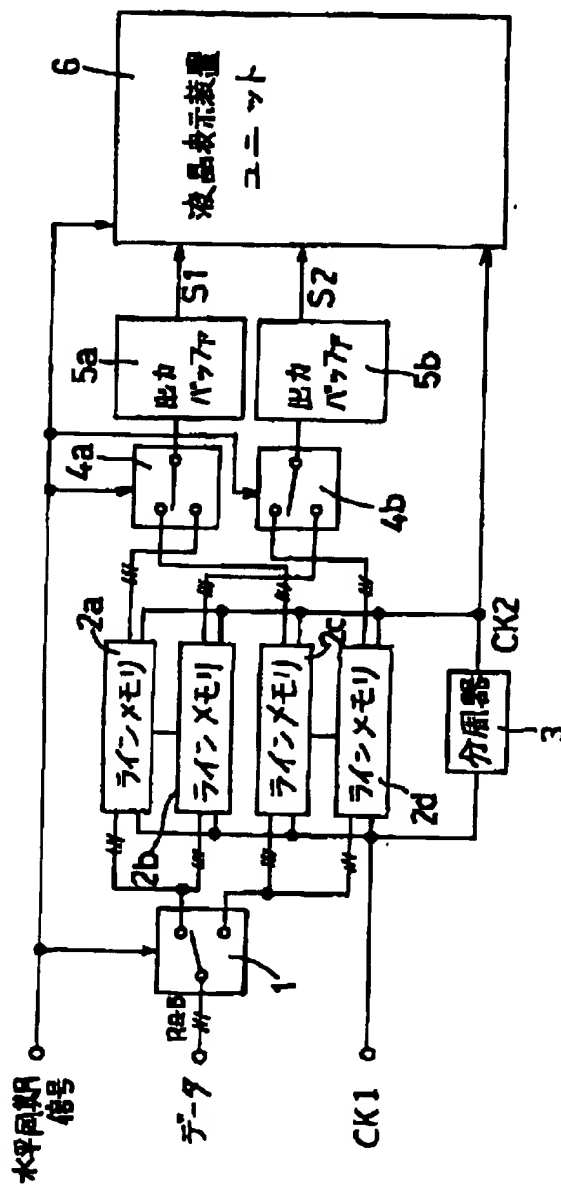
(5)

特開平5-210359

【図1】



【図2】



(5)

特開平5-210359

【図3】

